



2003年版 国際半導体技術ロードマップ

INTERNATIONAL TECHNOLOGY ROADMAP FOR SEMICONDUCTORS

2003 EDITION

共 編:

欧州電子部品工業会 (ESI, European Semiconductor Industry Association)

(社)電子情報技術産業協会 (JEITA, Japan Electronics and Information Technology Industries Association)

韓国半導体産業協会 (KSIA, Korea Semiconductor Industry Association)

台湾半導体産業協会 (TSIA, Taiwan Semiconductor Industry Association)

米国半導体工業会 (SIA, Semiconductor Industry Association)

原文(英文)著作権: 米国半導体工業会 (SIA)

日本語版翻訳: (社)電子情報技術産業協会 半導体技術ロードマップ専門委員会

版權について

ORIGINAL (ENGLISH VERSION) COPYRIGHT © 2003 SEMICONDUCTOR INDUSTRY ASSOCIATION

All rights reserved

ITRS • 2706 Montopolis Drive • Austin, Texas 78741 • 512.356.7687 • <http://public.itrs.net>

Japanese translation by the JEITA, Japan Electronics and Information Technology Industries Association
under the license of the Semiconductor Industry Association

- 引用する場合の注意 -

原文(英語版)から引用する場合： 2001 ITRS page XX, Figure(Table) YY

この和訳から引用する場合： 2001 ITRS JEITA 和訳 XX 頁,図(表)YY

と明記してください。

問合せ先：

社団法人 電子情報技術産業協会

半導体技術ロードマップ専門委員会 事務局

Tel: 03-3518-6430, <mailto:roadmap@jeita.or.jp>

謝 辞 — 2003 ITRS

国際ロードマップ委員会(IRC)

欧州— Wolfgang Arden, Joop Bruines, Gerhard Göltz

日本— 福島敏高、増原利明、長田俊彦、吉見 信.

韓国— HoKyu Kang, YoungJin Park, JooTae Moon, HanKu Sho, Hyunchl Sohn .

台湾— Chengming Hu, Chen-Hsi Lin, C.Y. Lu, Water Lur, Jack Sun, Ping Yang

米国— Bob Doering, Paolo Gargini, Juri Matisoo

技術ワーキンググループ(TWG)主要貢献者

Chip-Size/Technology Node Study Group—Alan Allan, Chris Case, Chi-Shih Chang, Walter Class, Bob Doering, Donald Edenfeld, Denis Fandel, David Jensen, Andrew Kahng, Fred Lakani, Harry Levinson, Chris Long, Jeff Pettinato, 澤田静雄, Luan C. Tran, 吉見信, Peter Zeitzoff

システムドライバと設計 — Lawrence Arledge, 浅田善己, Tom Bednar, Kerry Bernstein, Ralf Brederlow, Juan-Antonio Carballo, Liang-Gee Chen, John Cohn, Don Cottrell, John Darringer, Narbeh Der Hacobian, 古井芳春, 古市慎治, 古野慎治, 浜田英幸, 原浩幸, Justin E. Harlow III, David Hathaway, 樋渡有, 石橋孝一郎, William H. Joyner, Jr., Andrew B. Kahng, 柿本勝, 金谷賢仁, 柏木治久, 木下善彦, 小澤時典, Don MacMillen, Grant Martin, Joseph Morrell, Swamy V. Muddu, Ed Nowak, 坂山知二, 岡野伸洋, 小野信任, 小野眞司, Bill Read, 斉藤実, Prashant Saxena, Jean-Pierre Schoellkopf, 塩田哲義, Gary Smith, 染谷務, Leon Stok, Dennis Sylvester, 田口浩文, Tah-Kang Ting, 朝重浩喜, 内山邦男, 上村卓三, Maarten Vertregt, 山田明宏, 山本一郎, 山内貴之, Yervant Zorian, Paul Zuchowski

テスト — 相京隆, Rob Aitken, 安藏顕一, Davide Appello, Roger Barth, Jay Bedsole, Laroussi Bouzaida, Carl Buck, Phil Burlison, Yi Cai, Brett Casey, Jwu E. Chen, Chip Cotton, Gordon Cowan, Herve Deshayes, Dennis Eaton, Don Edenfeld, 江口光一, Stefan Eichenberger, John Ferrario, Ichiro Fujishiro, 福本聡, Rudy Garcia, Anne Gattiker, Atul Goel, Mike Green, John Hartstein, 畠山一実, Ken Heiman, Camelia Hora, Rafiq Hussain, 井下順功, Sunil Jain, John Johnson, Rich Karr, Bernd Koemann, Bernd Laquai, Michael Lee, Marc Loranger, Maurice Lousberg, Ted Lundquist, Bob Madge, John Matthias, Peter Maxwell, Dick McClelland, 森信二, Peter Muhmenthaler, Udaya Natarajan, Paul Nesrsta, Phil Nigh, 西村安正, Dave Noddin, 太田光保, 尾野年信, 大石明, Bill Ortner, Bill Price, Rochit Rajsuman, Jim Rhodes, Paul Roddy, Mike Rodgers, Charles Ross, 佐藤正幸, Lynn Schmidt, Dan Sech, Rene Segers, Lee Song, Chauchin Su, Fred Taber, 戸田英文, Bob Totorica, Shih Tseng, 牛久保政憲, Dave Vallett, Jody Van Horn, Don Van Overloop, Larry Wagner, Hank Walker, Hsin Po Wang, Dan Weinstein, Burnie West, Don Wheeler, Tom Williams, Chad Wren, Wen Ching Wu, 山田修, Bob Zacharis, Yervant Zorian

PIDS(Process Integration, Devices, and Structures) — David Blackburn, Joe E. Brewer, Joop Bruines, James Chung, Simon Deleonibus, Theodore A. (Ted) Dellin, Carlos Diaz, J.C. Guo, 平本俊郎, Digh Hisamoto, 堀敦, 堀内忠彦, Margaret Huang, Jim Hutchby, 井田次郎, 今井清隆, 井上靖朗, 笠井直記, Tzu-Jae King, Rich Liu, 長島直樹, 中村孝, Tak H. Ning, Mark Rodder, 澤田静雄, Klaus Schrufer, Yee-Chaung See, 芝原健太郎, Thomas Skotnicki, 周藤祥司,

2 Introduction

杉井寿博, 只木芳隆, 田原修一, Scott Thompson, Luan C. Tran, Jason Woo, Qi Xiang, Geoffrey Yeap, Peter Zeitzoff, Bin Zhao

Radio Frequency and Analog/Mixed-signal Technologies for Wireless Communications — Herbert S. Bennett, Ralf Brederlow, Julio Costa, Peter E. Cottrell, Ding Day, Ronald Grundbacher, Ali Hajimiri, Dave Halchin, W. Margaret Huang, James A. Hutchby, Anthony A. Immorlica, Rik Jos, Tom Kazior, Minh Le, Jan-Erik Mueller, Ali M. Niknejad, Ernesto Perea, Marco Racanelli, Jeff Shealy, Hisashi (Sam) Shichijo, Roger Van Art, Chuck Weitzel, Bin Zhao, John Zolper

研究段階の新素子 (Emerging Research Devices) —George Bourinaoff, Joe Brewer, Joop Bruines, John Carruthers, Jim Chung, Ramon Compano, Kristin De Meyer, Simon Deleonibus, Peng Fang, Mike Forshaw, Byong Gook Park, Dae Gwan Kang, 平本俊郎, Jim Hutchby, Tsu-Jae King, Tak Ning, 芝原健太郎, Thomas Skotnicki, Luan C. Tran, Rainer Waser, Philip Wong, In Yoo, 吉見信, Yuegang Zhang, Victor Zhirmov

FEP(Front End Processes) — Amir Al-bayati, Mauro Alessandri, Greg Allen, Michael Alles, Olli Anttila, Luis Aparicio, Leo Archer, Mayank Balsara, Sanjay Banerjee, Joel Barnett, Twan Bearda, Larry Beckwith, Enrico Bellandi, Ivan Berry, Roberto Bez, George Brown, W. Murray Bullis, Stephanie Butler, Jeff Butterbaugh, Emilio Camerlenghi, Paolo Caprara, George Celler, Juanita Chambers, S.C. Chen, Henry Cho, Phil Clark, Walter Class, Phil Crabtree, Michael Current, Charles J.J. Dachs, Tim Dalton, Suman Datta, Simon Deleonibus, Carlos Diaz, Anthony Dip, Roxanne Dulas, Yuri Erokhin, Laszlo Fabry, Sue Felch, 藤原伸夫, Glenn Gale, Jeff Gelpy, Jeff Glick, Hans Gossmann, Alessandro Grossi, Dinesh Gupta, Martin Gutsche, Kevin Han, Zach Hatcher, Richard Hockett, Frank Holsteys, Harry Hovel, Brad Howard, Howard Huff, Bill Hughes, Makarem Hussein, 池田修治, Sally Iwanski, Mike Jackson, Amitabh Jain, Craig Jasper, Ukyo Jeong, Bob Johnston, Erin C. Jones, Marilyn Jones, Mototaka Kamoshida, 金田和博, Hi-Kyu Kang, 河村誠一郎, Yung Kim, Brian Kirkpatrick, 北島洋, 北野友久, Martin Knotter, Robert Kraft, 窪田通孝, Stephan Kudelka, Claudia Kupfer, Paul Langer, Larry Larson, Kam Lee, Didier Levy, Thomas Lii, Wen Lin, Jerry Liu, Shih Hsin Lo, Joern Luetzen, Christopher Lyons, Pat Lysaght, Don McCormack, Sandeep Mehta, Doug Mercer, Paul Mertens, Troy Messina, Doug Meyer, Fred Meyer, 三富士道彦, 水島一郎, Alberto Modelli, Steve Moffatt, Stephane Monfray, Jim Moreland, Naim Moumen, Anthony Muscat, David Myers, 中西俊郎, 中嶋定夫, 丹羽正昭, Farad Nouri, 大形俊英, Carlton Osborn, Paul Packan, Gerd Pfeiffer, Francesco Pipia, Noel Poduje, Jagdish Prasad, Krishnaswamy Ramkumar, K.V. Ravi, Adriana Rebora, Rick Reidy, Karen Reinhardt, Leonard Reuben, Deborah Riley, Jae Sung Roh, Rob Rovito, Lenny Rubin, Ed Rutter, Devendra Sadana, 澤田静雄, Uwe Schroeder, Tom Seidel, Kenneth Settlemyer, Gregory Smith, Chris Sparks, Bob Standley, Bill Taylor, Jack Thomas, Carl Treadwell, H.H. Tsai, 内田英次, Steven Verhaverbeke, Eric Vogel, Bernd Vollmer, Rita Vos, Dennis Wagner, Peter Wagner, Mike Walden, 渡辺正晴, Neal Weaver, Gregory Wilson, Rick Wise, Kikuo Yoshikawa, Peter Zeitzoff

リソグラフィ — Ted Fedynyshyn, 福田宏, Jan Willem Gemmink, 羽入勇, 林直也, Scott Hector, 堀池靖浩, 井上弘基, Rainer Kaesmaier, 龜山雅臣, 笠原北都, 河合義夫, Beth Kells, Kurt Kimmel, 古室昌徳, 久原孝一, 栗原啓志郎, Harry Levinson, Burn J. Lin, 森一朗, 森晋, 守屋茂, 中瀬真, 岡崎信, Connie Reed, 斉藤徳郎, 笹子勝, 須向一行, 炭谷博昭, 田淵宏樹, 竹花洋一, 寺澤恒男, 内山貴之, Mauro Vasconi, Grant Wilson, 山部正樹, 山田雄一, 山口忠之

配線 — 青井信雄, 青山純一, Steven Avanzino, Hans-Joachim Barth, Ivan Berry, Christopher Case, Paul Feeney, Bob Geffken, Narishi Gonohe, Dirk Gravesteijn, Harold Hosack, Calvin Hsueh, Shin-Puu Jeng, Marilyn Jones, 影山麻樹子, Hyeon-Deok Lee, J.D. Luttmer, Karen Maex, Mike Mills, Ken Monnig, 中村友二, 中尾雄一, 小川真一, 大崎明彦, Gary Ray, Karen Reinhardt, 柴田英毅, Hyun Chul Sohn, Michele Stucchi, 谷本伸一, 辻村学, 上野和良, Jeff Wetzel, 山崎治, C. H. Yu

FI (Factory Integration) — 竹内淳一, 秋森裕之, Josef Bichlmeier, Ray Bunkofske, Jonathan Chang, Al Chasey, Allan Chen, Thomas Chen, Gilbert Chiang, Eric Christensen, Ron Denison, Klaus Eberhardt, Anne Elder, Neil Fisher, Len Foster, Masazumi Fukushima, Ashwin Ghatalia, Barbara Goldstein, Arieh Greenberg, Sven Hahn, Chung Soo Han, 林善夫, 本間三智夫, 堀井康孝, George Horn, Giichi Inoue, 岩崎順次, Mani Janakiram, Melvin Jung, 蠣崎和廣, Franklin Kalk, 家納敦哉, 加藤敦彦, 小林秀, 児玉祥一, Ya-Shian Li, Don Martin, Dave Miller, 光井章, 森嶺治, Eckhard Müller, 中川誠也, Hideki Nakajima, 中澤聖一, Richard Oechsner, 大塩修三, 大谷幹雄, Jeff Pettinato, Dev Pillai, Lisa Pivin, Scott Pugh, Adrian Pyke, Claus Schneider, Mike Schwartz, Steve Seall, Marlin Shopbell, Arnie Steinman, Dan Stevens, 竹内淳一, 谷本啓介, 内野敏幸, K.R. Vadivazhagu, Joost van Herk, Phillippe Vialletelle, 和田力, Harvey Wohlwend, 矢島比呂海, 山本真, William W.L. Yuan

A&P (Assembly and Packaging) — Joe Adam, Steve Adamson, Mark Bird, Bill Bottoms, Chi-Shih Chang, Bill Chen, Carl Chen, P.K. Chiang, Jack Fisher, Ed Fulcher, Sageo Hamano, George Harman, 春口秀哉, 春田亮, Ted Ho, Greg Hotchkiss, S.P. Hsu, Mahandevan Iyer, 春日壽夫, 木村通孝, Rainer Kyburz, R.S. Lee, Shelton Lu, Jean-Pierre Moscicki, Wayne Mulholland, Alex Oscilowski, Bernd Roemer, 白井優之, 園陸郎, Coen Tak, 高田隆, 田中里佳, Ho-Ming Tong, 植垣祥司, 宇都宮久修, Mike Varnau, Juergan Wolf

ESH (Environment, Safety, and Health) — Hans-Peter Bipp, 橋本真也, Francesca Illuzzi, Jim Jewett, Shou-Nan Li, C.N. Lin, Ray Lin, Michael Mocella, Coleen (Miller) Regan, Dawn Speranza, Harry Thewissen, Walter Worth

歩留向上 (Yield Enhancement) — 秋月誠, Mark Camenzind, Jeff Chapman, Dirk de Vries, John DeGenova, Hans-Martin Dudenhausen, 市川昌和, 池野昌彦, 井古田まさみ, 今西貞之, Rick Jarvis, Keith Kerwin, 北島洋, 小島勇夫, 桑原純夫, Fred Lakhani, Christopher Long, James McAndrew, Mike McIntyre, Len Mei, 水野文夫, Andreas Neuber, 西萩一夫, Andreas Nutsch, 太田英夫, 岡本彰, 長田俊彦, Joe O'Sullivan, Kevin Pate, Mike Patterson, Lothar Pfitzner, Ron Remke, Mike Retersdorf, Ralph Richardson, Eric Rouchouze, Val Stradzs, Ines Thurner, Ken Tobin, Dick Verkleij, Hank Walker, Tings Wang, Charles Weber, 山崎裕一郎

メトロロジ (Metrology) — 秋月誠, John Allgair, Chas Archie, Peter Borden, Dick Brundle, Michele Buckley, Ben Bunday, Alain Deleporte, Alain Diebold, Dick Hockett, 市川昌和, 池野昌彦, 井古田まさみ, 今西貞之, David Joy, 北島洋, Steve Knight, 小島勇夫, 桑原純夫, Ulrich Mantz, Jack Martinez, Joaquin Martinez, Cecilia Martner, 水野文夫, Kevin Monahan, 西萩一夫, 太田英夫, 岡本彰, 長田俊彦, Noel Poduje, Michael Postek, Gary Rubloff, Jyu-Horng Shieh, Vladimir Ukraintsev, Brad van Eck, Mauro Vascone, Dick T.A.P. Verkleij, Andras Vladoar, 山崎裕一郎, Stefan Zollner

M&S (Modeling and Simulation) — 麻多進, Vivek Bakshi, Andreas Erdmann, Martin Giles, Ed Hall, Anco Heringa, Helen H. Hwang, 木村光紀, Herve Jaouen, Giles Le Carval, Jürgen Lorenz, Tuschar Merchant, Wolfgang Molzer, Meyya Meyyappan, Marius Orłowski, Concetta Riccobene, 佐藤成生, Wim Schoenmaker, Robert Szalapski, Walt Trybula, 海本博之, Peter L.G. Ventzek, 和田哲典, Tiger Wang, Reinout Woltjer, Jeff Wu, Tony Yen

4 Introduction

地域(五極)支援チーム

各地域チームに謝意を表します:

◇欧州—Hetty Kaerts, Janneke Pels, Louis Poncin

◇日本—穂苅泰明

◇韓国—Du Su An

◇台湾—Judy Chang

◇USA—高森由美子, Intel 会議支援—Sally Yanez, Barbara Pebworth

I-SEMATECH—Dave Anderson, Debra Elley, Sarah Mangum, Delores Stoner, Donna Towery, Linda Wilson

SEMI programs support—Pat Horwath, Jody Sullivan, SIA—Judy Ajifu Rodgers

緒言 (FOREWORD)

2003年版国際半導体技術ロードマップ(International Technology Roadmap for Semiconductors, 2001 ITRS)は、半導体における国際的な合意を形成して作成された。本書は、15年先を見越して半導体産業の主要な(技術)動向を予測している。半導体技術と世界での集積回路(IC)市場のこれまでの発展をさらに進展させようとして世界で努力が続けられているが、並行して、ヨーロッパ・日本・韓国・台湾・米国の5地域の専門家(エキスパート)が参加して本書が作成された。このことは、本書が今後の半導体研究開発の有効な指針となることを示している。現在、これらの5地域は共同してITRS活動を支援している。

1992年、半導体工業会(Semiconductor Industry Association: SIA)が最初にロードマップ作成を取りまとめ、米国半導体技術ロードマップ(National Technology Roadmap for Semiconductors: NTRS)として発刊した。1990年代、半導体産業はグローバルな産業となり、多くの半導体メーカーが世界各地域に半導体プロセス(前工程)工場や組立工場を建設した。同様に装置、材料など半導体産業に対するサプライヤ産業も世界的な事業運営を確立した。さらに半導体メーカー間や、装置・材料・ソフトウェア等のサプライヤ間で、アライアンス、ジョイントベンチャ等の様々な協力関係が確立された。

これらの背景から、半導体分野をリードしている世界の全地域からの情報を集めることにより半導体産業全体をガイドするロードマップが強化されることが分かる。以上を考慮して国際半導体技術ロードマップ(International Technology Roadmap for Semiconductors: ITRS)は形成された。1998年4月、世界半導体会議(World Semiconductor Council)の場で、欧州、韓国、日本、そして台湾に対して米国SIAがITRSへの参加と協力を呼びかけた。

ITRSのもっとも新しい全面改訂は2001年に行われた。2001 ITRSは半導体産業のニーズと解決策候補(Potential Solutions)を2016年まで予測している。以上に加えて2001 ITRSはいままででのスケールリング(比例縮小-Scaling)の限界を指摘し、次のことを指摘している。すなわち、“等価的なスケールリング”(伝統的なデバイススケールリングに新材料の導入によるさらなる性能の向上の手法をとりいれたもの)、半導体産業が生産性において過去のトレンドを保つための課題への挑戦、2013-2016年の時期における新構造デバイスの開発と導入等である。2002年には2001 ITRSの表や内容の見直しがITWIG(International Technical Working Groups)により行われた。これにより100以上の表が修正されている。

2003 ITRSはすべての表、内容の改訂である。新しく発行された2003 ITRSでは2018年までの予測が行われている。2003 ITRSでは、半導体産業が過去最悪の状況にあったこともあって、新しい技術が導入されるタイミング(技術が量産に使用される時点となる年)に関する予測をさらに前倒しはしていない。また、予測にはDRAMハーフピッチが使われ、DRAMハーフピッチが90nmとなるタイミングは2004年、すなわちhp90nmは2004年としている。

PIDSの章における研究段階の新構造素子(Emerging Research Devices)は古典的でないCMOS(Non-Classical CMOS)を拡張し、全面的に改訂された。さらに、ポストCMOSのデバイス候補について

6 Introduction

も Alternate logic-state-variable nano-scale devices 等を含むなど、かなり改訂された。本章は 2010 年代における全面的な技術革新への道を拓くものである。

また、PIDS の章においては無線応用に対する技術ニーズを新たに示している。シリコンデバイスとそれ以外の材料によるデバイスの性能比較がなされたのは ITRS では初めてである。

ITRS の目的は、半導体産業に対し技術要求とその解決策候補、およびそのタイミングを明確にし提供することにある。主要な半導体デバイスメーカーと、装置メーカー、材料メーカー、ソフトウェアメーカー等の主要な半導体デバイス産業に対するサプライヤとなる産業、ならびに大学、コンソーシアム、政府研究機関の研究者の間で、国際的な討議、協力、合意のためのフォーラムを行うことによって、この目的は達成されている。

最近数年で、ITRS は半導体関連の産業全体に対する共通のリファレンスとなった。実際、ITRS での協力により国際的なコンソーシア、大学や研究機関の研究開発での協力も進展している。今後、2003 ITRS がさらに協力的な研究開発投資に繋がり、産業界全体が研究開発投資の負担をシェアできるようになることに貢献することを希望する。また、2003 ITRS が過去そうであったように、今後も個別企業での技術革新基盤に影響を与えることを希望する。

序論 (INTRODUCTION)

概要 (Overview)

過去 40 年間にわたり、半導体産業は半導体製品の急速な進歩を達成してきた。その間に進歩した主な項目とその内容例を表 A に示す。こうした進歩は、集積回路を製造するときに使用される最小寸法(feature size)を年々指数的に縮小する産業全般の技術力により実現されている。最もよく使用される集積化の進展を示すトレンドは、1975 年に発表されたムーアの法則(18 カ月でチップあたりのコンポーネント数が 2 倍)である。社会にとって重要なトレンドは、集積回路の機能あたりコストの低減で、これにより集積回路がコンピュータ、電気通信、家電製品の普及に貢献し、生産性と生活の質が改善されてきた。

表 A 寸法スケールで可能となる IC 性能向上トレンド

項目	例
集積レベル	コンポーネント数/チップ、ムーアの法則
コスト	機能あたりコスト
速度	マイクロプロセッサのクロック周波数 (GHz)
電力	小型パソコンあるいは携帯電話の電池寿命
コンパクト性	小型軽量製品
機能	不揮発性メモリ、イメージャ

「スケールング則」とも呼ばれるこれらの進歩は、巨額の研究開発投資により可能となった。過去 20 年で必要投資額はますます増大したために、産業内での協力が進展し、多くの企業間研究開発協力、コンソーシアム、その他の協力ベンチャ企業が生まれている。国際半導体テクノロジ・ロードマップ (International Technology Roadmap for Semiconductors :ITRS) は、特に成功を収めている世界的な協力組織化である。ITRS は半導体産業の研究開発に関し、15 年先を見通した「現時点での最良予測」を表しているとの産業界のコンセンサスを得ている。このようにして ITRS は、企業、研究機関、国家レベルの研究開発に対し格好の指標を提供している。ITRS はあらゆるレベルで行われる研究開発投資の決定に関して、決定の質を向上し、研究上のブレークスルーを真に必要としている分野へ研究の方向を向ける際の助けとなっている。

半導体技術と世界での集積回路 (IC) 市場のこれまでの発展をさらに進展させようとして世界で努力が続けられているが、並行して、ヨーロッパ・日本・韓国・台湾・米国の 5 地域の専門家(エキスパート)が参加して本書が作成された。このことは、本書が今後の半導体研究開発の有効な指針となることを示している。本書は、国際版として作成された ITRS としては第 3 番目の版である。国際協力により集積された多様な専門知識と献身的努力もあって、このロードマップは将来の半導体の技術要求に関する世界的なコンセンサスとして、今までにない新しいレベルに到達している。

なお、2003 ITRS や過去の版は、すべて電子ドキュメントとしてインターネット・ウェブサイト <http://public.itrs.net> から 閲覧・印刷できるようになっている。

2003 年版 ITRS における特記事項 (2003 ITRS Special Topics)

ワイアレス技術

ワイアレス応用は急速に拡大し、今では半導体製品技術の重要な牽引役となっている。国際ロードマップ委員会(IRC—International Roadmap Committee)はこの事実を鑑み、既存のアナログ・ミクストシグナル(AMS)ワーキンググループ(WG)に、その検討範囲を無線通信のRF技術まで拡げ、中にIII-V化合物半導体を含めた形で、ITRS2003・PIDS 章の一節を構成することを要求した。

新しいRF / AMS・WG は、以下の4サブ・グループからなる。

1. アナログ、ミクストシグナル(周波数範囲:0.8 – 10GHz)
2. RFトランシーバ(0.8 – 10GHz)
3. パワーアンプおよびパワー制御(0.8 – 10GHz)および
4. ミリ波(10 – 100GHz)

このWGでは、RF / AMS 技術が、無線応用における要求を満たすためには何を課題とすべきかを検討している。その技術課題は多岐に亘っており、互いに競合することも珍しくなく、デジタルシステムにおける要求項目とは大いに様相が異なっている。その結果、今日見るように、ワイアレスシステムは、アナログ・RF 技術に特化された Si・CMOS、SiGe、Si BiCMOS、Si LDMOS、GaAs MESFET、GaAs PHEMT、GaAs HBT、InP HEMT、InP HBT の組み合わせからなっている。価格と性能の追求は集積化を促進する。要求内容に依存して、素子を一個のICに集積させたSystem-on-a-chip(SOC)あるいはSystem-in-package(SiP)のいずれかが優先される。要求があるかは別にして、特殊なRFおよびAMS技術を高集積で高性能のユニットを実現するには、SiP方式の方が適している。

無線通信システム技術の推進力となるのは、コスト、市場に出すタイミング、そして適確な性能である。その他の(技術上あるいは法律による規制からの)推進力となるのは、使える周波数帯、消費電力、機能、移動部品の大きさ、量産性、規格、プロトコルである。RF技術においては、性能パラメータに対し、より大きなマージンを要求する。というのは、要求項目のいくつかは競合しており、それらを同時に満たすことが必要となり、その結果、設計において妥協が必須となるからである。例えば、アナログ - デジタル変換器における実効ビット解像度は、実時間で誤信号修正を行うためと、待ち時間を最小とするために、実際に変換に必要な解像度より大きく設定する必要がある。要求項目としては、雑音指数(noise figure)、電力付加効率(PAE)、線形性、高出力、低電流化、そして低電圧化がある。Siにおける高性能化は、通常、微細化によって達成される。一方、III-V化合物半導体の高性能化は、材料およびバンドギャップエンジニアリングを通じての、キャリア走行に関する最適化によって行われる。

過去20年に亘って、III-V化合物を基盤とする技術は、無線通信システムに対して新しいビジネスチャンスを提供してきた。大量に売れそうな場合には、Siおよび最近のSiGeによるIV族が、同じ性能をより低コストで提供できる市場においてIII-V族を置き換える。RFおよびAMS技術のロードマップを作っていくことは、ワイ

アレス製品の要求が複雑であることを反映して単純ではない。

今まで述べた多くの技術に加えて、通常の CMOS プロセスとは違った性能仕様値が考慮される。III-V 化合物半導体に対しては、これらの仕様値には、無線応用におけるキャリア周波数とレジストゲート長が含まれる。RF 用半導体 (Si, SiGe, GaAs, InP など) 間の境界は広く、ぼやけていて、時間的に変わりうる。Si および SiGe の IV 族半導体と III-V 半導体 GaAs との境界は、時間と共に高周波側に動いてきたし、他の応用においては、GaAs と InP の境界は低周波数側へと動いている。将来においては、争っている応用分野のいくつかに対しては、技術間の境界を定義する際のキャリア周波数は意味を失うと考えられる。これは殆どの RF 技術が十分に高い動作周波数を供給できるために考えられる話である。

将来の境界は、雑音指数、出力電力、PAE そして線形性といったパラメータが、より支配的になると考えられる。性能向上は、Si CMOS、SiGe、GaAs、InP および亜種トランジスタの順になる。携帯トランシーバ、端末モジュール、基地局のパワーアンプ、ミリ波受信器などの応用においては、二つあるいはそれ以上の技術が共存するであろう。現在、携帯トランシーバにおける BiCMOS は、量において CMOS を凌駕して最大のシェアを有している。しかし、将来は逆転する可能性がある。今日、端末のパワーアンプモジュールにおいては、GaAs HBT とディスクリート LDMOS 素子は、GaAs PHEMT、GaAs MESFET に対し大きな市場シェアを有している。将来は、集積能力において優れた Si 技術がより重要となるであろう。今日、GaAs PHEMT および InP HEMT はミリ波受信器に使われている。将来は、SiGe HBT、GaAs MHEMT、InP HEMT 技術から競合するものが出てくるであろう。SiGe は 10-40 GHz の範囲では確かにその実力を示してきたが、高出力あるいは超低雑音のいずれかが要求される応用においては III-V 族を置き換えるには至らないだろう。

新規探求素子 (ERD: Emerging Research Devices)

2001 年版 ITRS の特徴は、従来スケーリングの限界の議論に新たな考察を加えたことにあり、新規・改善材料を使って電気的特性を向上させる延命策の可能性、および新しいアーキテクチャーの導入とその実現可能性を検討した。この新しい ERD 章は、2001 年においては PIDS (Process Integration, Device and Structures) と強く相関を保ちながら書かれたが、それ以降さらに議論が進展した。2003 年版の ERD 章においては、この進展の結果は、二つの大きな狙いとして現れる。

第一の狙いは、当初からのものでもあるが、発明と研究を刺激することにより、一つあるいは複数のロードマップを延長させる概念に対して、その考えの正しさ、あるいはその実現可能性の証明をもたらすことにある。そして今回、新しくはあるが重要な帰結でもある目標は、情報処理に対する既存アプローチの多くに対し、その挑戦課題に簡単な議論を加えてその潜在可能性を明言しながら、全体を公平な立場から眺めることにある。これらの目標に対し、ERD 章は二つの役割を負っている。第一は、ロードマップが設定する時間枠を超えてマイクロエレクトロニクス技術を延命させるために、より進んだ non-classical CMOS 構造およびメモリ技術を紹介することにある。第二は同じ時間枠を超えて、情報信号処理を延命させるロジック回路とアーキテクチャーに対し、その新しい概念を紹介し批評を加える (但し認証はしない) ことにある。

益々加速傾向にある MOSFET の微細化により、CMOS を 65nm ノード以降に延命するための新しい技術導入が加速されている。これらの技術には、新材料と新しい MOSFET 構造の両方が含まれる。FEP の章ではゲートスタックに要求される新材料が議論され、PIDS の章では CMOS 構造に対する要求項目が明らかにされて

いる。これと相補うように、新しい ERD の章は、バルク Si と non-classical CMOS、およびロードマップ以降の間の橋渡し役を果たしている。

ERD 章は4つに分けられる。Non-classical CMOS、メモリ素子、ロジック素子、および新情報処理アーキテクチャーである。Non-classical CMOS、メモリ素子、ロジック素子における議論では、それらの動作原理、長所、短所、そしてその成熟度に関し、やや詳しい議論が行われる。Non-classical CMOS、メモリ、ロジックの節では、生産が始まる時点における性能予測、および究極性能に対する思考レベルでの予測が述べられる。アーキテクチャーの議論では、ロードマップ以降の時間枠を仮定し、動作原理、主要な長所と技術課題、そして成熟度あるいは開発・研究のレベルが述べられる。この節の最後では、いくつかの検討の俎上に上っている新しい情報信号処理手法に対し、その予測性能とコスト特性に関して、簡単ではあるが興味深い比較が行なわれる。

今年の新しい特徴は、non-classical CMOS 素子を「ロードマップの終わり」に位置付けたことにある。そのため新しく 16nm ノードを設定し、高性能 (HP: High-performance)、動作時低消費電力 (LOP: Low-Operating-Power)、待機時低消費電力 (LSTP: Low-Stand-By-Power) のそれぞれの応用に対して述べている。第一原理に基づく物理により、CMOS を 22nm ノードまで延命する際の、「Technology boosters」と呼ぶ種々の新技術(歪 Si、超薄膜 SOI、メタルゲート、ダブルゲートなど)を併せて用いた場合の効果が予測される。この解析(65nm ノードでは high-k 膜を想定)によれば、提案された新技術(boosters)のすべてを用いれば、ロードマップがこれまで牽引してきた、トランジスタの真性性能の伸び年率 17%を、リーク電流を同時に制御しつつ達成することが可能である。またこの場合、一世代について複数の新技術を導入しなければならないという、これまでにない必要性をも示している。

アイデアの中には、結局のところ、機能しないか非現実的となるものがあるであろうし、そのリスクを負うという意味では、新しい本章の主旨は「広く網を投げる」ということになる。即ち、メモリ、ロジック、情報処理アーキテクチャーに関して、もしうまく行けばロードマップをかなり延長できるような、新しい概念を一箇所にまとめている。言い換えれば、種々ある候補に対して選択の窓口を設けている。さらに、その目的とするところは、これら新しい概念に対し、その期待される可能性と並行して、もっとも難しい課題にも考察を加えることにより、よりバランスの取れた予測を与えることにある。ある概念が ERD 章に含まれたといっても、決してそれを宣伝している訳でもなく支持している訳でもない。本章に載せることにより、現在の研究への注力が、情報処理における広範な基盤技術およびアーキテクチャーの概念を推し進めているという事実を指摘しているのである。

ITRS 技術要求の意義 (Meaning of ITRS Technology Requirements)

1992年に始まったロードマップでは、継続的な半導体集積回路のスケーリングにより機能あたりコストを低減し(年平均約 25%)、集積回路市場の成長を促進する(年平均約 17%)、ということを前提としている。こうしてロードマップは本質的に「半導体集積回路産業がムーアの法則やその他の今までのトレンドを維持し続けるためにはどんな技術能力を開発する必要があるか？」というチャレンジ精神によりまとめられた。チャレンジすべき対象が広い範囲となった結果、研究開発コンソーシアや、半導体デバイス産業と装置、材料等の半導体デバイス産業に対するサプライヤ側との間での協力を含め、ますますプリコンペティティブ領域で研究開発の努力がシェアして行われるようになった。この過程で、ITRS は重要な技術ニーズが何かを特定し、研究の方向性を提示することによって研究のリスクシェアができるようにしている。これはつぎの3つのやり方で行われて

いる。

- (1) 現在開発中の「技術的解決策」で解決する必要がある「ターゲット」を示すこと、
- (2) 「最終でない技術的回避策がある」、「(“Interim Solutions are known.”)ことを認識すること、
- (3) 半導体技術の分野によっては、「合理的に信頼のおける製造可能な解決策が存在しない」個所を指摘すること、である。

上の(2)の新しい状況、「最終でない技術的回避策がある」ということは、実際の製造の障害とならない初期的な回避策が存在し、今後の進歩によりプロセスの制御性、歩留、生産性等の問題が解決される見通しがあることを示している。(3)の状況を示すマーキングとしてはロードマップで赤いセルで強調してある「赤いレンガの壁」と呼ばれるものがある。この「赤」はロードマップの上で公式に、「将来何らかの真のブレイクスルーを達成しない場合にはこれまでの進歩が停止してしまう」難度の高い課題があることを明示し警告している。一部のロードマップの読者にとって「赤」が、「重要でエキサイティングなチャレンジを強調する」目的を適切に果たしていない場合があったし、また、ロードマップにおける数値を色には関係なく「確かな実現に至る道の途上にある」と見なす読者もある。しかし、これらは誤りである。

「赤」で示された数値は次の2つのカテゴリに分類できる。

1. 遅れる可能性があるが、最終的にはその値は達成される。しかし半導体産業は現在提案されている解決策に対して自信が持っていない。
2. その値は達成されない。(たとえば、何らかの「回避策」が生まれてその数値が無用になるか、または、進歩が停止してしまう。)

第一のカテゴリの赤で表示された数値を達成するには、研究におけるブレイクスルーが必要である。このブレイクスルーが「赤」を「黄」(定義: 製造可能な(複数の)解決策がすでに知られている)に変え、ITRSの将来版では最終的に「白」(定義: 製造可能な解決策が既知でかつ最適化されている)に変える。

2001年版以前のITRSの各版はCMOS(Complementary Metal-Oxide-Silicon)技術のスケーリングは継続するという見方を中心として作成されていた。しかし2001年版より、われわれは次の見方をしている。ロードマップの対象期間の遠未来、たとえば、MOSFET(Metal Oxide Semiconductor Field Effect Transistor)のチャネル長が9nm以下になる時点、ではCMOSの継続スケーリングに関する楽観的予測が危うくなるということである。さらに、大部分の半導体産業関係者は、今までのようなプロセス装置および工場のコスト増加傾向を、さらにもう15年間どうやって負担し続けられるか想像することすら難しいと感じている。そこで、ITRSはポストCMOSデバイスを対象として取り上げることを始めている。これらのデバイス、すなわち比較的身近なNon-planar CMOSからSpintronicsなどエキゾチックな新デバイスを含むことにより、ロードマップは必然的に拡散してゆく。CMOSの拡張であろうとまったく新規なアプローチであろうと、ポストCMOSの導入により集積回路の機能当たりのコストや性能は低減されなければならない。したがって、ロードマップでの新技術とは新デバイスだけでなく新製造技術のためのパラダイムをも含むことになる。

2003 ITRSのスコープはすべてのCMOS集積回路に対する技術要求で、無線通信とコンピューティング用の製品も含まれる。この製品グループは世界の半導体消費の75%以上を占めている。もちろん、CMOS ICの設計、製造に使用される技術の多くは、化合物半導体、ディスクリット、光、マイクロエレクトロメカニカル・システム(Micro-Electromechanical Systems: MEMS)等、他のデバイスに使用されている。したがって、ロードマッ

本の目的として明示してはいないが、ロードマップは IC 技術をベースとするほとんどのマイクロ、ナノ技術に関し共通する技術的要求をカバーしているのである。

解決策候補の位置づけ (Position of Potential Solutions)

ITRS は将来の技術チャレンジに対する明確な解決策を早まって特定するのを避けようと努力している。これは、ITRS が研究ニーズに対する指針となることも意図しているために矛盾するところがある。ロードマップ参加者は、ロードマップがある種の指針を提供する必要性を理解した上で、逆にそのロードマップがマイクロエレクトロニクス技術をさらに前進させる創造的なアプローチの範囲を限定してしまうと解釈されることを防ぐために、絶えず新しいやり方を追求している。その結果として生まれた妥協策として、ITRS では選ばれたチャレンジ課題に対する解決策候補の中で、なるべく説明可能な実例だけをあげるようにしている。従ってロードマップの解決策候補は、現在までに提案された全ての解決策の完全なリストであるとか、これさえ探求すればよいという網羅的なリストと解釈してはいけない。知られている範囲でいくつかの技術的解決策候補をリストアップし、単に現在の考え方および努力の程度を読者に伝えようとしているだけである。さらに、ある特定の解決策候補をリストアップしたからといって、それがロードマップによるお墨付きを与えるものでは決してない。

したがって、本書の意図するところは、どんな技術的な障害がありそうか、そして半導体産業が何時その障害にぶつかりそうかを特定するところまでである。採用される可能性が一番高い解決策はこれだと特定するとか、現在知られている解決策に注意を集中させ、他の革新的概念を捨てさせることは本書の意図ではない。それどころかこのロードマップが逆に他の革新的な概念の創造をスタートさせる原動力となることを強く希望している。新しいアイデアの創造こそが半導体産業の将来の成功をもたらすのである。

ロードマップ作成の過程と構成 (Overall Roadmap Process and Structure)

ITRS の作成過程における全体調整は、国際ロードマップ委員会 (International Roadmap Committee: IRC) の責任で行っている。IRC は欧州、日本、韓国、台湾、米国の各地域からの 2-4 名のメンバ構成されている。IRC の主要機能は以下である。

- 国際技術ワーキンググループ ITWG のガイダンスと調整を行うこと
- ITRS ワークショップを主催すること
- ITRS の編集を行うこと

それぞれの技術の章は、対応する国際技術ワーキンググループ (International Technology Working Group: ITWG) が執筆する。ITWG には 2 つのタイプ、すなわちフォーカス ITWG およびクロスカット ITWG がある。フォーカス ITWG は、設計 / プロセス / テスト / パッケージという集積回路の一連の工程フローを構成する個々のステップに対応している。クロスカット ITWG は、いくつかのクリティカルなステップでオーバーラップする個別の ITWG 活動をサポートする活動である。

2003 年版 ITRS では、フォーカス ITWG は以下の通りである。

- 設計
- システムドライバ
- テストとテスト装置
- プロセス・インテグレーション、デバイス、構造 (PIDS、下記を含む。)
 - 無線通信用高周波、アナログ混載技術の新しい節
 - 研究段階の新デバイス
- フロントエンド・プロセス
- リソグラフィ
- 配線
- ファクトリインテグレーション
- アセンブリと実装

クロスカット ITWG は以下の通りである。

- 環境、安全、健康
- 歩留向上
- メトロロジ(計測)
- モデリングとシミュレーション

各 ITWG は、5 つの地域(ヨーロッパ、韓国、日本、台湾、米国)の各国 TWG (Regional Technology Working Group) から情報を受け取っている。各国 TWG からの 1-2 名の代表者が対応する ITWG に参加している。各国 TWG は、半導体デバイスメーカーおよび半導体デバイスメーカーへの装置や材料のサプライヤ企業などの産業界、国研、大学の専門家で構成されている。2003 年版では、全体で 936 名の専門家が 5 地域の 12 TWG においてボランティアとして活動している。(2001 年は 839 人) 図 1 に TWG のメンバ構成を示す。

各地域により産業界の構成が異なっているために、会社別のグラフではその構成が現れる。例えば、台湾では装置、材料等の企業が少ないためにグラフでも少なく表示されている。米国と日本では装置、材料企業の貢献度が高い。ITWG のグラフでは技術領域別の各組織の構成が示される。研究段階の新デバイス、では長期の視点での研究開発が必要であるため 42% が研究部門である。また、装置、材料企業は少なくとも 8% である。フロントエンド・プロセスでの装置、材料企業の割合は 43% で、リソグラフィでは 27%、配線では 58% である。近い将来の技術に対する装置、材料企業の参加が大きいことは特徴である。

ITRS では TWG のチームによって、指標となる数値に対して、現在の数値、研究開発の進展、過去のトレンドから 15 年先の予測が行われるが、これは Overall Roadmap Technology Characteristics の結果に基づいて行われている。TWG のチームでは 3 ヶ月毎の会議でロードマップ内容の見直しをしている。これらはサブ TWG レベルのより多くの参加者のレビューとフィードバックの結果を取り入れている。

本 2003 年版については、世界レベルの ITRS 会議を 3 回開催した。アムステルダム(オランダ、2003 年 4 月、EECA 主催、Philips Semiconductor がホスト)、サンフランシスコ(米、2003 年 7 月、SIA 主催、I-SEMATECH が組織)、新竹(台湾、2003 年 12 月、TSIA 主催、ホスト)で行われた会議である。これらの会議は各 ITWG メンバ

間の討議や、異なる ITWG 間調整などのフォーラムの場となった。加えて、ITRS では年 2 回、公開の「ITRS コンファレンス」を開催し、最新の ITRS の内容を開示するとともに、広い範囲の半導体業界から意見や情報を収集し、フィードバックするようにしている。

ITRS は偶数年には表等の改訂や修正を行った Update 版を発行しており(2000 年、2002 年、2004 年)、完全な改訂 Revision は奇数年(2001 年、2003 年、2005 年)に行っている。この ITRS のプロセスにより、絶えず半導体産業の近い未来、遠い未来の技術に対しアセスメントを行っている。また、ITRS 作成の過程ではタイムリーに ITRS の予測と技術候補となる最新の研究開発ブレイクスルーとの比較も行っている。

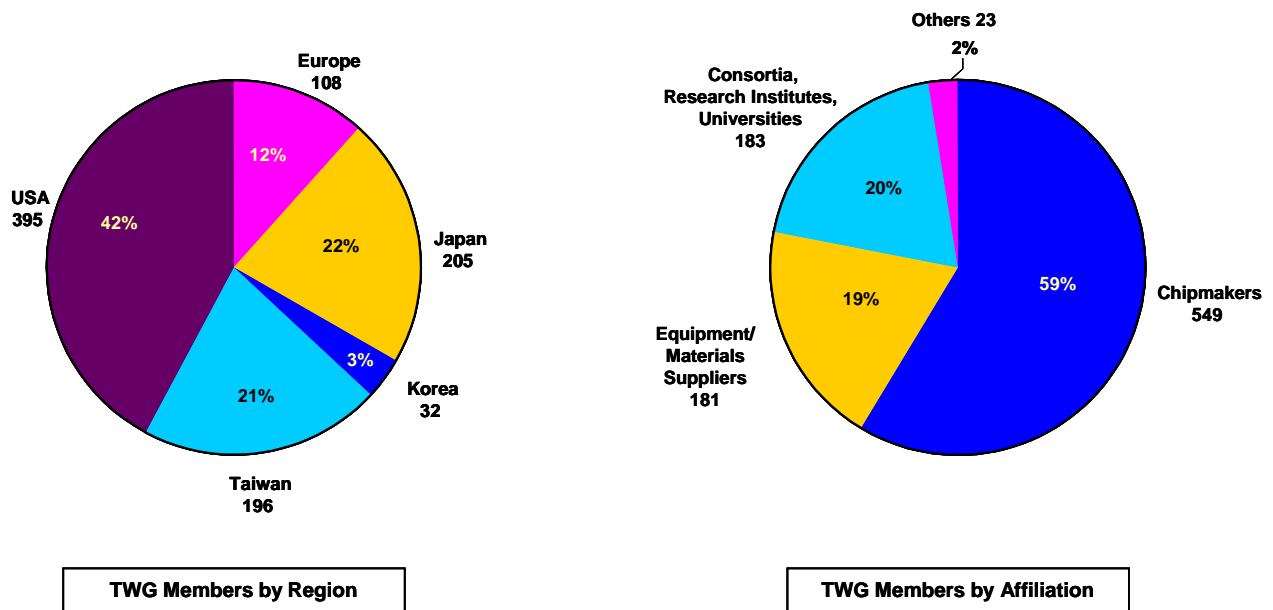


図 1 技術ワーキンググループ TWG メンバの構成

技術の特徴/技術要求 (Technology Characteristics/Technology Requirements)

IRC では一連の総括ロードマップ技術特性[Overall Roadmap Technology Characteristics(ORTC)]の図表を作り、改訂してきた。これは IRC の中心的ガイダンス、調整機能のひとつである。これらの図表によって今後の技術ロードが定義され、個別の ITWG(国際技術ワーキンググループ)章に対する共通のリファレンスとなる上位レベルの技術要求がまとめられている。ORTC の表で表現される上位レベルの目標は集積回路産業において過去に実現されてきた高い成長率を維持するという競争的産業戦略ともかかわっている。したがって、ORTC は“トップダウン型産業インセンティブ”を与えることにより、各 ITWG が個別かつ詳細な技術要求を着実に記述することとバランスさせている。

各 ITWG 章はいくつかの主要な表を掲載している。これらは各 ITWG における技術要求の表であるが ORTC が与えた様式により表現されたものである。2003 年 ITRS に関しては、ORTC および技術要求表は近未来“Near Term Years”(2001, 2002 から 2009 年まで)と、遠い未来“Long Term Years”(2010, 2012, 2013, 2015, 2016 と 2018 年)

に分けられている。

ITRS の技術ノードはあらゆる半導体製品において最小のメタル配線ピッチの半分、すなわち、例えば DRAM 第一層配線 M1 の配線ピッチの 1/2 あるいは Logic/MPU の第一層配線 M1 配線ピッチの 1/2 で定義される。2003 年 ITRS ではいままでと同様に DRAM の M1 配線ピッチが最小であるため、技術ノードは DRAM 第一層配線 M1 の配線ピッチの 1/2 により代表される。ところで、商用で使われている技術世代に対する数値は ITRS の技術ノードと異なっている。しかし、半導体産業における最も信頼できる技術標準としての ITRS では、リソグラフィによるパターニングとエッチング他のプロセスの能力を表現する前記した最小配線ピッチによる明確な定義で表現されるべきである。そこで、ITRS 技術ノードに対しては hpXX という公式の表現を使用して商用の数値と区別することにした。また、ITRS 技術ノード間に位置する中間的な数値もノード間の進歩を示すために表に記述されている。

Table B ITRS Table Structure—Key Lithography-Related Characteristics by Product Type

Near-term Years

<i>YEAR OF PRODUCTION</i>	2003	2004	2005	2006	2007	2008	2009
Technology Node		hp90			hp65		
DRAM ½ Pitch (nm)	100	90	80	70	65	57	50
MPU/ASIC M1 ½Pitch (nm)	120	107	95	85	75	67	60
MPU/ASIC Poly Si ½Pitch (nm)	107	90	80	70	65	57	50
MPU Printed Gate Length (nm)	65	53	45	40	35	32	28
MPU Physical Gate Length (nm)	45	37	32	28	25	22	20

Long-term Years

<i>YEAR OF PRODUCTION</i>	2010	2012	2013	2015	2016	2018
Technology Node	hp45		hp32		hp22	
DRAM ½ Pitch (nm)	45	35	32	25	22	18
MPU/ASIC M1 ½Pitch (nm)	54	42	38	30	27	21
MPU/ASIC Poly Si ½Pitch (nm)	45	35	32	25	22	18
MPU Printed Gate Length (nm)	25	20	18	14	13	10
MPU Physical Gate Length (nm)	18	14	13	10	9	7

The ORTC and technology requirements tables are intended to indicate current best estimates of introduction timing for specific technology requirements. Please refer to the [Glossary](#) for detailed definitions for Year of Introduction and Year of Production.

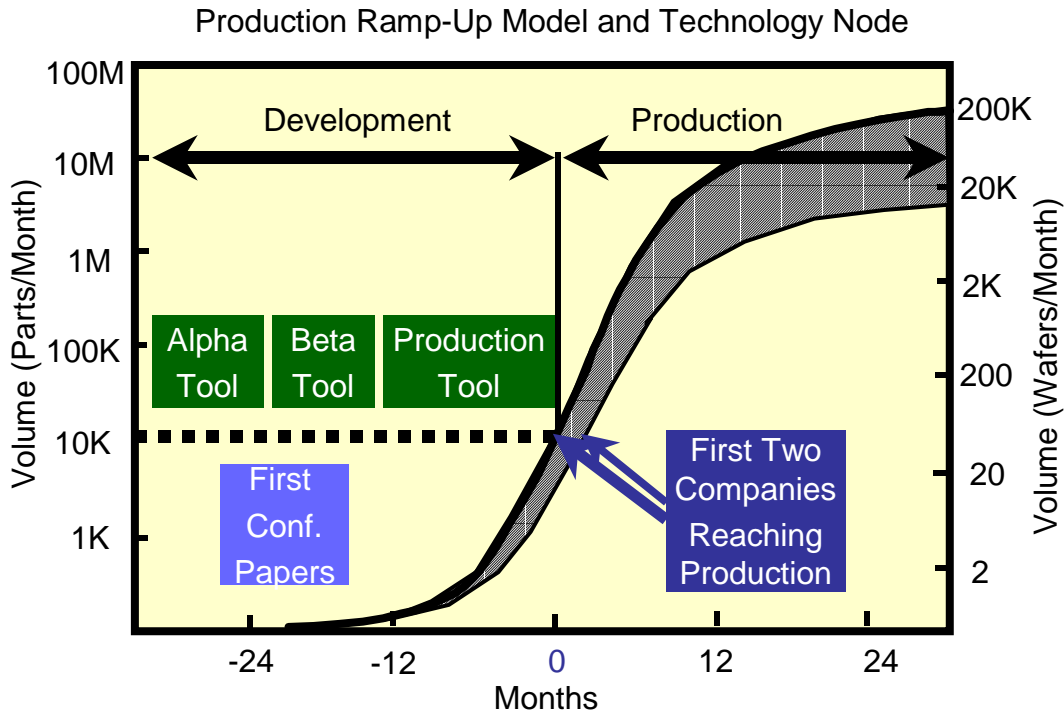


Figure 2 A Typical Production "Ramp" Curve

ORTC と技術要求の表は、技術の導入時期に対して現時点でのベスト予測を示す。理想的には、それぞれの分野での要求に応じて、研究-開発-プロトタイプ-生産という一連の複数のタイミングが示されるべきである。しかし、ITRS においてはひとつのタイミングに単純化し、"技術導入時期 - Time of Introduction"は"生産が開始された時点 - Year of Production"と定義しており、これが Fig. 2 に示されている。

ITRS における"生産" タイミングとは、まず第一の企業がある技術による生産を開始し、第二の企業が3ヶ月以内に生産を行ったタイミングである。生産とはプロセスおよび製品の認定が終了した時点である。製品の認定が終了するという事は顧客が製品の納入を認めることを意味する。したがって、生産に先立ちプロセスの認定や製造装置の開発は終了していなければならない。生産用の製造装置は通常 12-24ヶ月先行して開発されていなければならない。当然ながら、アルファおよびそれに続くベータレベルの製造装置は生産用製造装置の前に開発されていなければならないことになる。

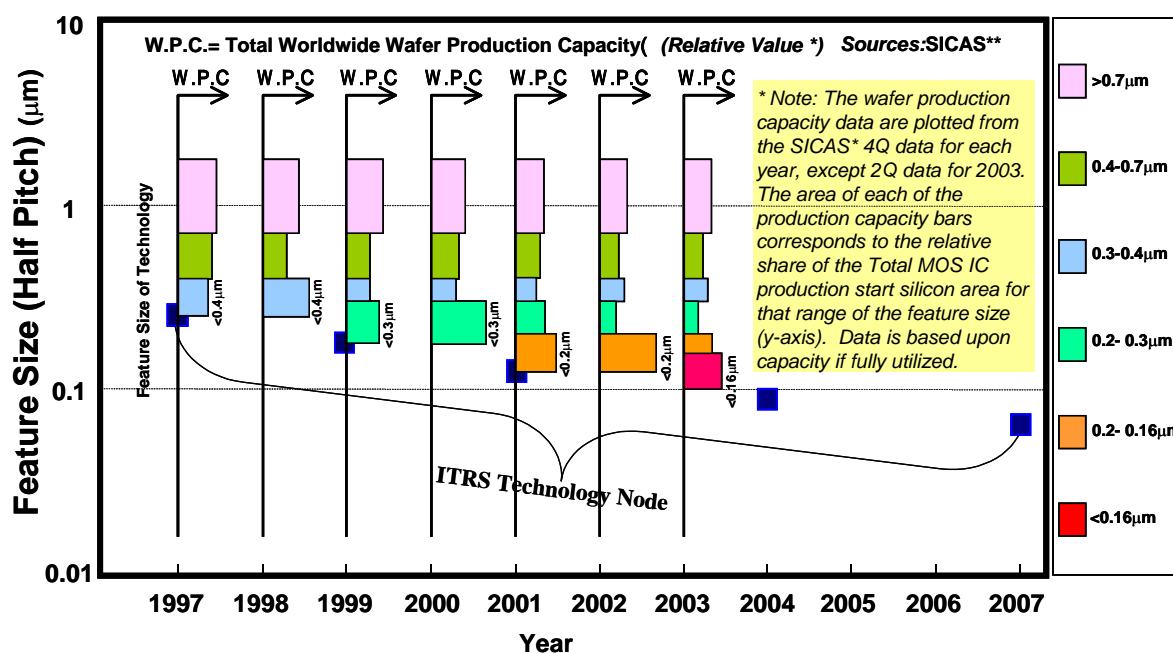
Fig. 2 における"生産開始(Time zero(0))"の時点はフル生産開始の立ち上がり時点である。例えば、20K wspm (wafer-start-per-month, 枚/月)の能力を持った工場で、20wspm からフル能力まで生産を立ち上げるのに9-12ヶ月かかる。この時間は6Kケ/月から6Mケ/月の生産を立ち上げる時間に対応する。6Mケ/月の生産とは、例えば300mm ウエハで140mm²のチップ(430チップ/ウエハ)を20K wspm 生産しその歩留まりが70%であったときの生産量に対応する。

ITRS ではその性格上、半導体産業のいくつかの製品分野における最先端の技術導入時期を予測することに焦点を絞る。しかしながら、最先端の企業より導入時期をさまざまな理由で遅らせる多くの企業があることは明らかであり、その結果として実際の半導体生産における工場の技術レベルについては大きな分布が見られる。Fig. 3 は横方向の棒グラフとして全世界の年毎の実際の工場の生産能力(生産能力を棒の面積としてノー

マライズ)をプロセス技術ごとに示したものである。分布は極めて大きな広がりを見せており、青で示されている ITRS の技術ノードがちょうど先端に位置していることが分かる。

これらの図のデータは米国半導体工業会 SIA の半導体工業会生産能力統計 SICAS よりとったものである。詳細なデータは SIA のサイト、http://www.sia-online.org/pre_statistics.cfmで公開されている。もっとも最新の二世代の技術ノードに対応できる能力を持った工場の生産能力合計は、導入後2 - 3年で急速に全体の能力のほとんど半分になろうとしていることが分かる。

ORTC と技術要求表の列のいくつかは生産以外のタイミング点より決められているため、それぞれの場合に応じて定義されている。(たとえば“at sample”)。また、Long-term years に対しては間隔が3年であるため、いくつかの技術要求に対して、ベスト予測年がその間に入ってしまふ場合がある。2003 ITRS においては遠い未来年(Long-term year - 2012, 2015, 2018)が技術ノードの年の中間となってしまう。分かりやすくするため、2001 ITRS での遠い未来年(Long-term year - 2010, 2013, 2016)もそのまま記述することにした。



** Source: Semiconductor Industry Capacity Statistics (SICAS) – collected from worldwide semiconductor manufacturers (estimated >90% of Total MOS Capacity) and published by the Semiconductor Industry Association (SIA), as of July, 2003

Figure 3 Technology Node Compared to Actual Production Capacity Technology Distribution.

技術ノード (Technology Node)

“技術ノード”の概念は過去において DRAM が世代3年ごとに4倍のビット/チップを実現してきたことに関連させて理解するとよい。この DRAM サイクルが3年に4倍というムーアの法則を実現する限り、技術ノードと DRAM 世代は同義である。しかし、最近になって技術ドライバとなる製品が他の製品へ広がり、製品技術導入、

最適化の時期が早まるものも出てきた。また、技術と事業の関係により、次の技術ノードへの進歩を表わすいくつかの技術パラメータが独立に進歩するような傾向が生じてきた。例えば、MPU、ASIC、Logic 製品ではゲート長の縮小がハーフピッチの縮小より早いペースで行われてきた。DRAM がリソグラフィハーフピッチを牽引するのに対し、MPU/ASIC はゲート長を牽引している。基本的なリソグラフィ技術でさえ(たとえば、波長を短縮化して微細パターンングを実現するか、位相シフトマスクを使用するか等)製品依存になってきつつある。2001 年 ITRS に沿って 2003 年 ITRS の ORTC 表 では DRAM ハーフピッチ、MPU/ASIC ハーフピッチ、MPU ゲート長が Table B のように表わされている。これらの技術パラメータは Fig. 4 に示したとおりであるが、MPU/ASIC Metal 1 (M1) が新たに定義されている。Table B の列に示されているこれら 5 つのパラメータのいずれもが ITWIG の技術ドライバとして用いることができるものであるが、2003 ITRS では DRAM ハーフピッチを技術ノードを定義するものとしている。すなわち、2003 年時点では DRAM がすべての製品の中で最小のハーフピッチを実現している。Table B によれば、2004 年は 90nm 技術ノードの生産年である。前述したようにこの技術ノードは DRAM ハーフピッチで決められているもので、トランジスタのゲート長や最小のフィーチャサイズをもつその他のパラメータで決まるものではない。以上の技術ノードについてさらに詳細な定義は Glossary に記述されている。

最近になって、最小フィーチャサイズのスケール比、すなわちある技術世代での最小フィーチャサイズと次の技術世代での最小フィーチャサイズの比率は 0.7 でない場合が増えてきた。例えば、100nm は 130nm の 0.7 倍ではない。加えて、企業によってはハーフノードを次の技術ノードへの途中に導入することもある。(例えば 150nm は 180nm から 130nm への途中と考えられる。)2003 ITRS では Table B に示したとおり、これらの傾向も記述できるようにするため、2001 ITRS と同様近未来年(2003-2009)の技術要求を年毎に記述し、遠い未来年(2010-2018)については3年ごととした。2003 ITRS では 2003 年は 100nm 技術ノードの生産年であり、2004 年が 90nm 技術ノードの生産年ということになる。また、遠い未来年については 0.7 のスケール比で 2016 年 22nm(このときのトランジスタのゲート長 9nm)を目指すチャレンジが表現されているということもできる。

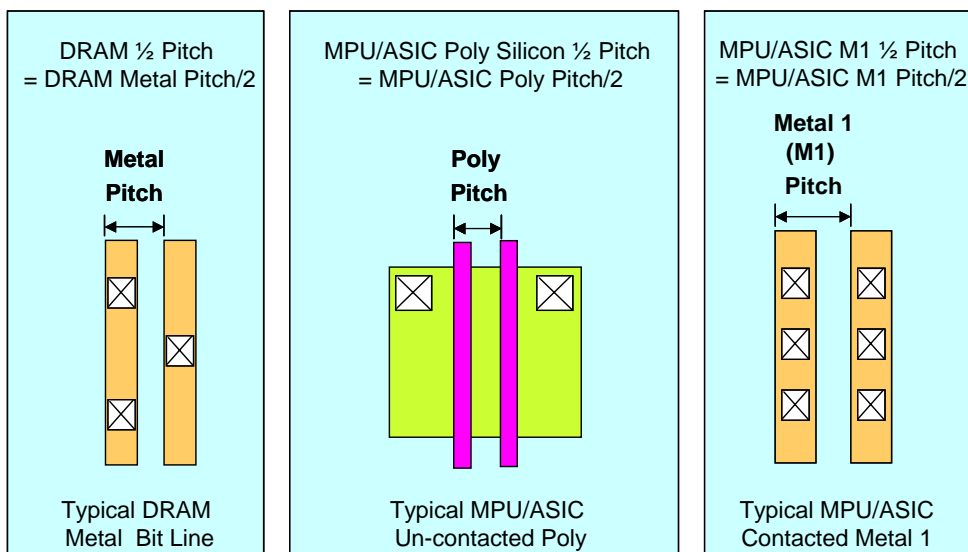


Figure 4 Definition of Metal Half Pitch

ITWIG 技術要求表のドライバとなるパラメータ (Drivers for ITWIG Technology Requirements)

ORTC Table B のうちリソグラフィ関連のパラメータ列についてはどのパラメータ列も ITWIG の技術要求表での技術ドライバとなりうるものである。例えば、物理ゲート長 Physical Gate Length はゲートクリティカル長(CD)制御 Gate CD control やソースドレイン接合深さ Source/Drain Junction Depth に対しては適切な技術ドライバである。技術要求表を構成する際、適切な技術ドライバを設定したり仮定することにより各 ITWIG の技術要求表をトレースしたり確認することができることになる。また、ORTC 表と関連づけることも可能となる。後年 ITRS がアップデートされたとき、もしこれらの技術ドライバであるパラメータが加速されたような場合には ITWIG の技術要求表も ORTC の列とともに加速するため、この関連づけが新しい表を作る際、数値を作るときに有効である。